

トランジスタ高周波 Biquad 回路の一構成

重 広 孝 則*・大 野 貴 彦**

(平成12年 9 月29日受理)

A Realization of High-Frequency Biquadratic Circuit Using Bipolar Transistors

Takanori SHIGEHIRO and Takahiko OONO

(Received Sep. 29, 2000)

Abstract

In this paper, we describe a new high-frequency biquadratic circuit with a few bipolar transistors, which is based upon the original biquadratic circuit using integrator and the adder type first delay circuit. The proposed circuit is basically composed of four transistors and two capacitors. It can obtain lowpass and bandpass filters, all of which are taken output with a voltage source. As examples, the BPF and LPF are designed for $f_0 = 1$ [MHz], $Q = 5$. Furthermore, the tuning of filter frequency can be achieved by adjusting a single resistor. SPICE simulation results are shown to demonstrate the effectiveness of the proposed method.

Key Words: Biquadratic filter, Bipolar transistor, Worst-cases sensitivity, Active filter, Low sensitivity

1. ま え が き

バイポーラトランジスタを用いた 2 次伝送関数の実現については第 2 世代のカレントコンペア (CC II) を用いた方法 [1-3], 電流制御コンペア (CCC II) を用いた方法 [4] や電流帰還形増幅器 (CFA) を用いた方法 [5-6] など, 多数報告されている。しかし, これらの能動素子の実現に多数のトランジスタを必要とすることから, 消費電力の増大やその能動素子自体の特性の悪化から特に高い周波数帯での動作が困難となっていた。

筆者らも文献 [7] に示すトランジスタミューテータを用いた Biquad 回路を報告した。この回路ではトランジスタの数を減らし, 高い周波数まで良好な特性が得られたが, 容量が 4 個必要, また出力端が電圧源になっていないことから直接縦続接続できないなどの問題があった。

そこで, 本論文では加算形 1 次遅れ回路と積分器を用いた原形 Biquad 回路に注目し, 少数のトランジスタで構成

する方法について提案している。提案回路は基本的に 4 個のトランジスタと 2 個の容量で構成される。また, 回路の出力は LPF, BPF 出力がそれぞれ得られ, いずれも電圧源で取り出せる。そして, Biquad 回路の低素子感度性とフィルタの ω_0 , Q が調整できる特質を受け継いでいる。

具体的な構成例として, $f_0 = 1$ [MHz], $Q = 5$ に設定した BPF, LPF 特性と ω_0 可変特性について SPICE を用いてシミュレートし, 可変特性については可変幅が制限されるが, ほぼ良好な特性が得られた。

2. トランジスタ Biquad 回路

状態変数回路を变形することによって Biquad 回路が得られることはよく知られている。この Biquad 回路のブロック図を図 1 に示す。

図 1 のブロック図の回路方程式は次式で与えられる。

* 広島工業大学工学部電子・光システム工学科

** 広島工業大学大学院工学研究科電子工学専攻

$$V_2 = -\frac{hV_1 + bV_3}{sT_1 + a} \quad (1)$$

$$V_3 = \frac{V_2}{sT_2} \quad (2)$$

ここで、 $V_2/V_1, V_3/V_1$ を求めると

$$\frac{V_2}{V_1} = \frac{-hsT_2}{s^2T_1T_2 + saT_2 + b} \quad (3)$$

$$\frac{V_3}{V_1} = \frac{-h}{s^2T_1T_2 + saT_2 + b} \quad (4)$$

そこで、このブロック図からトランジスタを用いて構成する方法について述べる。まず、式(1), (2)において、 $V_2 \rightarrow -V_2$ にスケーリングした回路方程式を考える。すなわち

$$V_2 = \frac{hV_1 + bV_3}{sT_1 + a} \quad (5)$$

$$V_3 = -\frac{V_2}{sT_2} \quad (6)$$

となり、式(5)は非反転の1次遅れ回路、式(6)は反転積分器を表している。これらの式からトランジスタを理想モデルとして扱い、回路化すると図2が得られる。なお、式(5), (6)のパラメータとの関係は

$$\begin{cases} T_1 = C_1R_1, & T_2 = C_2R_2 \\ a = R_1/R_3, & b = 1 \\ h = R_1/R_0 \end{cases} \quad (7)$$

で与えられる。

図2の回路を用いて Biquad 回路を構成するのであるが、出力電圧 V_{OL}, V_{OB} は電圧ホロウを通して取り出すと、図3に示す回路が得られる。この回路は4個のトランジスタと2個の容量で構成されており、 V_{IN} が入力、 V_{OL} が LPF 出力、 V_{OB} が BPF 出力となる。

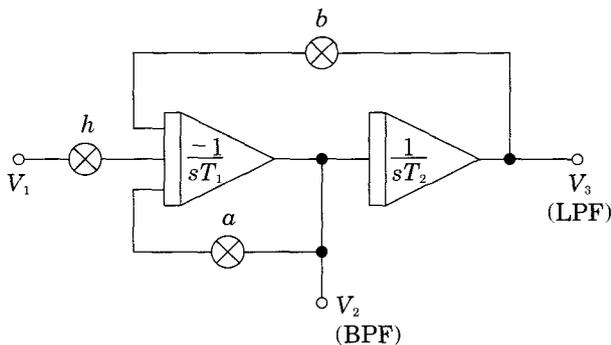


図1 Biquad 回路のブロック図

図3の回路より各伝達関数を求めると次式となる。

◆LPF

$$T_L(s) = \frac{V_{OL}}{V_{IN}} = \frac{H_L \omega_0^2}{s^2 + s \frac{\omega_0}{Q} + \omega_0^2} \quad (8)$$

◆BPF

$$T_B(s) = \frac{V_{OB}}{V_{IN}} = \frac{H_B \frac{\omega_0}{Q} s}{s^2 + s \frac{\omega_0}{Q} + \omega_0^2} \quad (9)$$

但し

$$\begin{cases} \omega_0 = \frac{1}{\sqrt{C_1C_2R_1R_2}} \\ Q = R_3 \sqrt{\frac{C_1}{C_2R_1R_2}} \\ H_L = \frac{R_1}{R_0}, \quad H_B = \frac{R_3}{R_0} \end{cases} \quad (10)$$

3. 実現回路

図3の回路に直流バイアスを考慮した具体的な実現回路を図4に示す。図中の Q_5, Q_6, Q_7 は定電流源として用いている。また、 Q_6 はダーリントン接続としている。

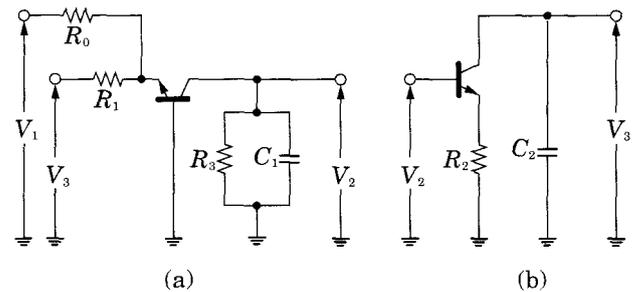


図2 (a) 加算形1次遅れ回路 (b) 積分器

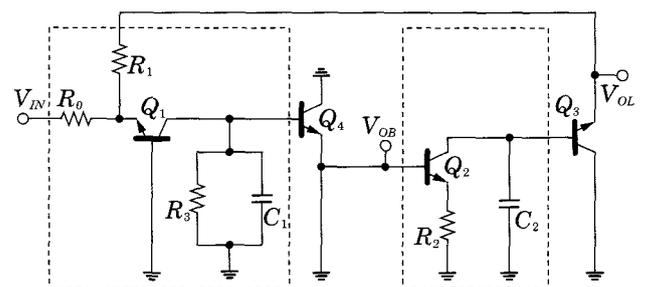


図3 トランジスタを用いた Biquad 回路

4. コレクタ容量の影響

本章では、図4の具体的な実現回路において高い周波数でのトランジスタの不完全性要素による影響について検討する。ここでは、コレクタ容量 C_c による影響について検討し、他の不完全性要素である電流増幅率 α および、エミッタ抵抗 r_e の影響は少なかつたため省略している。なお、解析にあたっては、分母、分子の微少項や実際的な数値例による近似可能な条件も考慮している。その一部の条件を式に示す。但し、 $s = j\omega$ 、および α 遮断周波数を $\omega_{\alpha i}$ とする。

$$\begin{cases} \alpha_{0i} \doteq 1, \omega \ll \omega_{\alpha i} (1 \leq i \leq 4) \\ 1 - \alpha_i \doteq 1 - \alpha_{0i} + s/\omega_{\alpha i} \end{cases} \quad (11)$$

コレクタ容量 C_c を考慮した等価回路を図5に示す。この回路での伝達関数を求めると次式を得る。

◆LPF

$$\frac{V_{OL}}{V_{IN}} = - \frac{B_2 \cdot s + B_1}{A_2 \cdot s^2 + A_1 \cdot s + 1} \quad (12)$$

◆BPF

$$\frac{V_{OB}}{V_{IN}} = \frac{B'_1 \cdot s}{A_2 \cdot s^2 + A_1 \cdot s + 1} \quad (13)$$

但し

$$\begin{cases} A_1 = (C_2 R_1 - C_{c2} R_3) R_2 / R_3, A_2 = C_1' C_2' R_1 R_2 \\ B_1 = R_1 / R_0, B_2 = -C_{c2} R_1 R_2 / R_0 \\ B'_1 = C_2' R_1 R_2 / R_0 \end{cases} \quad (14)$$

ここで、 C_1', C_2' は

$$\begin{cases} C_1' = C_1 + C_{c1} + C_{c4} \\ C_2' = C_2 + C_{c2} + C_{c3} + C_{c5} + C_{c6} \end{cases} \quad (15)$$

とおいている。

式(12)の LPF では、分子多項式に s の1次項が出現することから理想の LPF 関数形からくずれが、 C_{c2} のみの

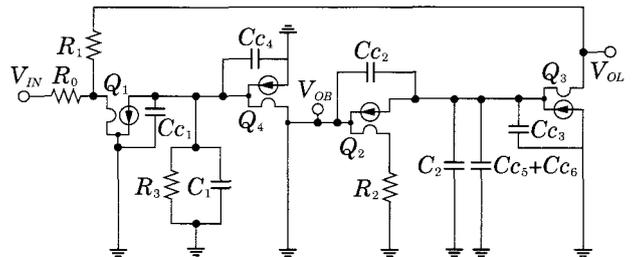


図5 コレクタ容量を考慮した等価回路

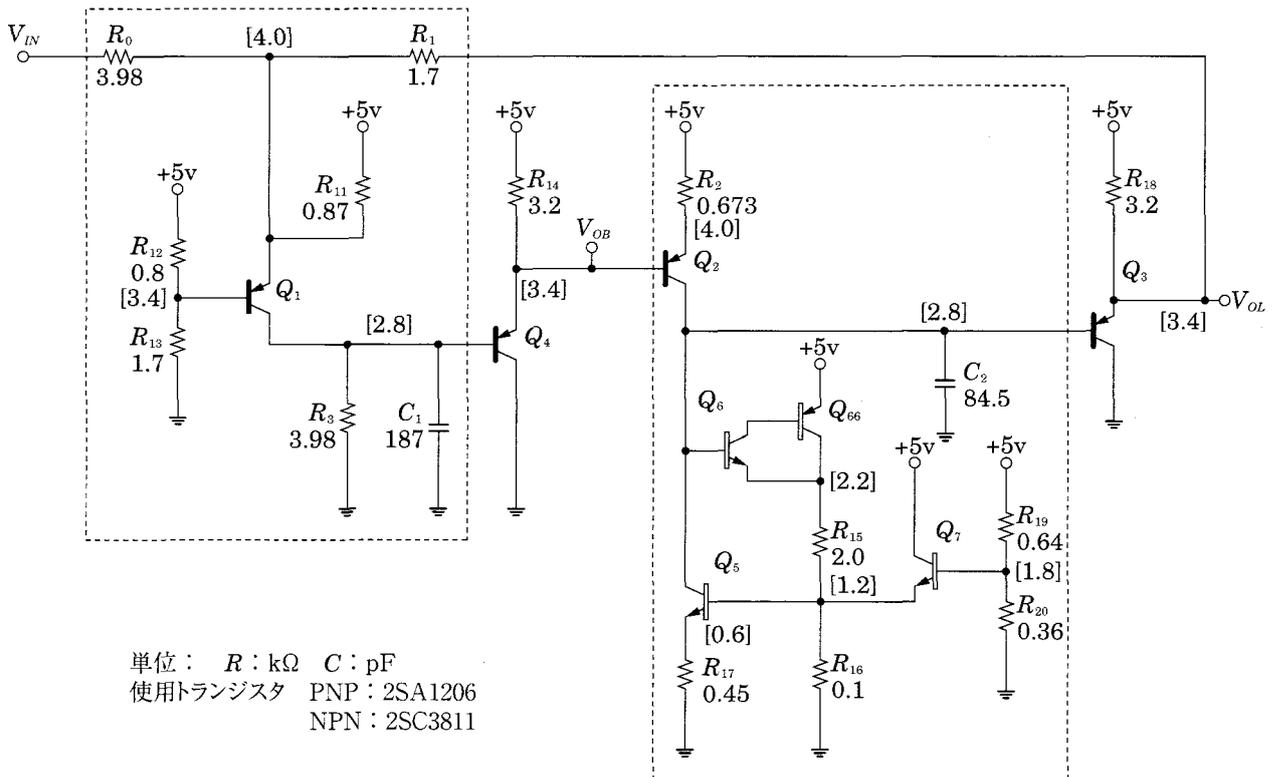


図4 実現回路

影響となり、 R_0, R_1, R_2 の設計値を適切に定めることにより、その影響は抑えることができる。一方、式(13)のBPFは理想形のままとされており、利得水準のみに影響を及ぼしている。

分母多項式については、コレクタ容量の影響は C_1, C_2 の調整によって簡単に補正することができる。

5. 考察

図4の回路から、LPF, BPF についてのフィルタ特性、最悪素子感度、および ω_0 可変特性について検討した。

5.1 フィルタ特性

提案回路において、 $f_0 = 1$ [MHz], $Q = 5$, に設定して SPICE を用いてフィルタ特性を調べた。トランジスタパラメータの主なものは 2SA1206 で $f_T = 800$ [MHz], $B_f = 165.1$, $c_{jc} = 2.651$ [pF], 2SC3811 で $f_T = 450$ [MHz], $B_f = 149.9$, $c_{jc} = 2.026$ [pF] となっている。

図6にフィルタ特性を示しているが、理論値とシミュレーション結果は殆ど一致し、良好な結果が得られた。

5.2 最悪素子感度

最悪素子感度は各素子値の微小な変化がフィルタ特性に及ぼす影響（素子感度）の絶対値総和をとったものであり次式によって与えられる。

$$\sum_{i=1}^n \left| S_{X_i}^{T(j\omega)} \right| \quad (16)$$

最悪素子感度としてトランジスタが理想的な場合、およびコレクタ容量を考慮した場合における計算結果を示す。

I. トランジスタを理想的とした最悪素子感度

図3より $|T_L(j\omega)|, |T_B(j\omega)|$ を求めると以下のようになる。

$$|T_L(j\omega)| = \left| \frac{V_{OL}}{V_{IN}} \right| = \frac{R_1/R_0}{\sqrt{(1-\omega^2 C_1 C_2 R_1 R_2)^2 + (\omega C_2 R_1 R_2 / R_3)^2}} \quad (17)$$

$$|T_B(j\omega)| = \left| \frac{V_{OB}}{V_{IN}} \right| = \frac{\omega C_2 R_1 R_2 / R_0}{\sqrt{(1-\omega^2 C_1 C_2 R_1 R_2)^2 + (\omega C_2 R_1 R_2 / R_3)^2}} \quad (18)$$

すなわち、最悪素子感度は次式で与えられる。

$$\begin{aligned} \sum \left| S_{X_i}^{T(j\omega)} \right| = & \left| S_{R_0}^{T(j\omega)} \right| + \left| S_{R_1}^{T(j\omega)} \right| + \left| S_{R_2}^{T(j\omega)} \right| \\ & + \left| S_{R_3}^{T(j\omega)} \right| + \left| S_{C_1}^{T(j\omega)} \right| + \left| S_{C_2}^{T(j\omega)} \right| \end{aligned} \quad (19)$$

式(19)の計算結果を図7に完全性として示す。

II. コレクタ容量 C_c を考慮した最悪素子感度

◆LPF

$$|T_L(j\omega)| = \left| \frac{V_{OL}}{V_{IN}} \right| = \frac{\sqrt{B_1^2 + B_2^2 \cdot \omega^2}}{\sqrt{(1-A_2 \cdot \omega^2)^2 + A_1^2 \cdot \omega^2}} \quad (20)$$

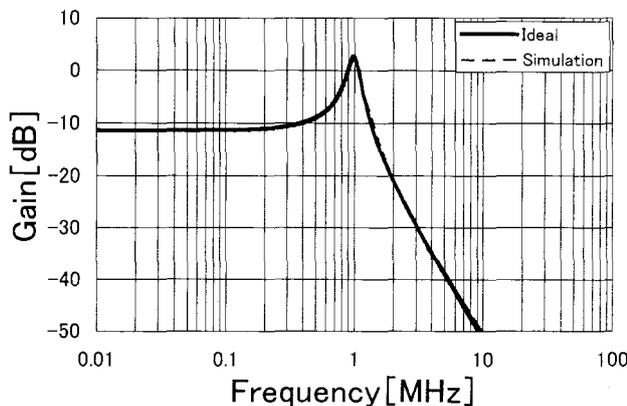
◆BPF

$$|T_B(j\omega)| = \left| \frac{V_{OB}}{V_{IN}} \right| = \frac{B'_1 \cdot \omega}{\sqrt{(1-A_2 \cdot \omega^2)^2 + A_1^2 \cdot \omega^2}} \quad (21)$$

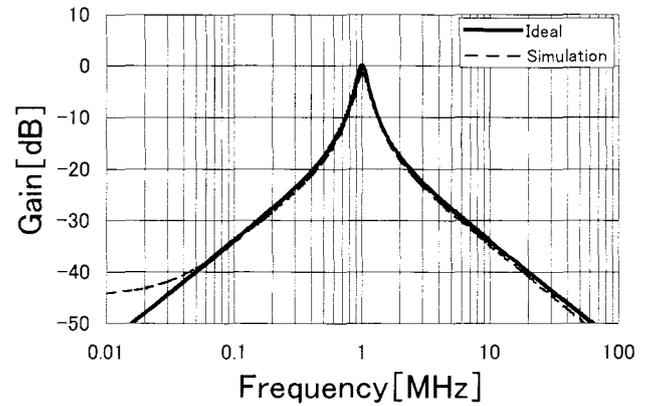
ただし、 A_1, A_2, B_1, B_2 および B'_1 は式(14)に示す。式(20), (21)を用い各フィルタの最悪素子感度を式(22)より求め、その結果を図7に示す。

$$\begin{aligned} \sum \left| S_{X_i}^{T(j\omega)} \right| = & \left| S_{R_0}^{T(j\omega)} \right| + \left| S_{R_1}^{T(j\omega)} \right| + \left| S_{R_2}^{T(j\omega)} \right| + \left| S_{R_3}^{T(j\omega)} \right| \\ & + \left| S_{C_1}^{T(j\omega)} \right| + \left| S_{C_2}^{T(j\omega)} \right| + \left| S_{C_{c_1}}^{T(j\omega)} \right| + \left| S_{C_{c_2}}^{T(j\omega)} \right| \\ & + \left| S_{C_{c_3}}^{T(j\omega)} \right| + \left| S_{C_{c_4}}^{T(j\omega)} \right| + \left| S_{C_{c_5}}^{T(j\omega)} \right| + \left| S_{C_{c_6}}^{T(j\omega)} \right| \end{aligned} \quad (22)$$

図より LPF, BPF ともにトランジスタが理想的なもの比べ、コレクタ容量を考慮した最悪素子感度は遮断周波



(a)LPF



(b)BPF

図6 フィルタ特性

数付近において約2程度高いことを除くとほぼ等しく、全体的に Biquad 回路の特徴である低素子感度を示していることが分かる。また、文献[7]の積分形 L-R ミューテータを用いた Biquad 回路の最悪素子感度と比べても素子感度の値が約 1/2 となっており、非常に優れていることが判明した。

5.3 可変フィルタ特性

式(10)より ω_0 は LPF, BPF ともに R_1, R_2 により任意に調整できることがわかる。しかし、 Q を固定するため R_3 を調整して可変フィルタ特性を調べる。

まず ω_0 の可変は R_2 で行うことにした。この R_2 の可変は Q も変化させるため R_3 を調整して Q を一定にした。なお、BPF では R_3 を可変することにより利得水準 H_0 も変化するため、 R_0 を用いて H_0 を一定とした。

図 8 に ω_0 可変のフィルタ特性を示す。LPF において、 R_2 を 0.2[k Ω]~2.2[k Ω]、まで可変し、周波数を 257 [kHz]~1.52 [MHz] まで可変できた。すなわち、可変幅

は約 6 倍となったが、この制約はバイアスによるものである。BPF においても、図 8(b)に示しているように可変幅は約 6 倍となった。

6. あ と が き

加算形 1 次遅れ回路と積分器からなる原形 Biquad 回路に注目し、少数のトランジスタと 2 個の容量のみで構成できるトランジスタ Biquad 回路を提案した。

回路の検討として、まずコレクタ容量によるフィルタ特性への影響については容量値の補正によって抑えることができた。また、最悪素子感度については、文献[7]の回路に対し、ほぼ 1/2 となり大幅に低減することができた。フィルタ特性については、SPICE を用いてシミュレートし、LPF, BPF とも数 MHz までは良好な結果が得られた。

今後の検討課題としては、可変幅を増大することが残されている。

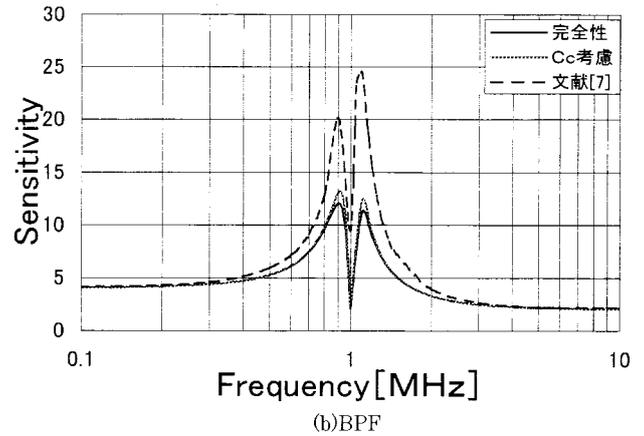
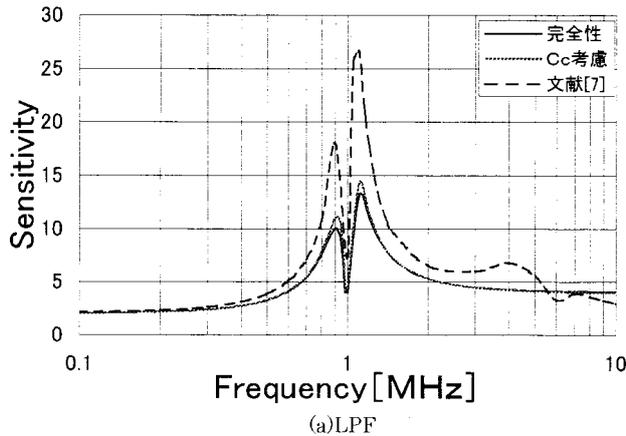


図 7 最悪素子感度

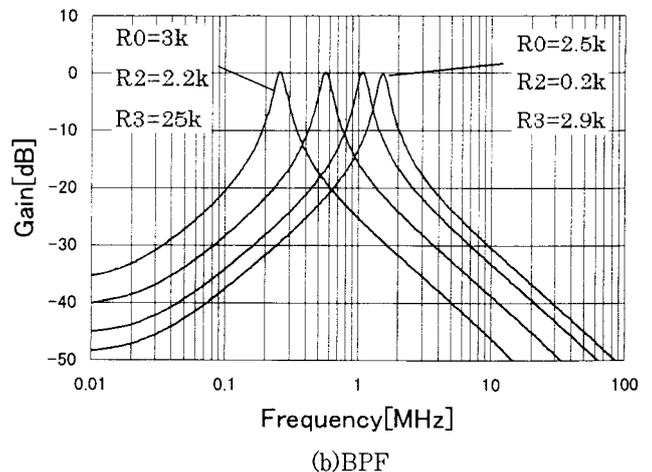
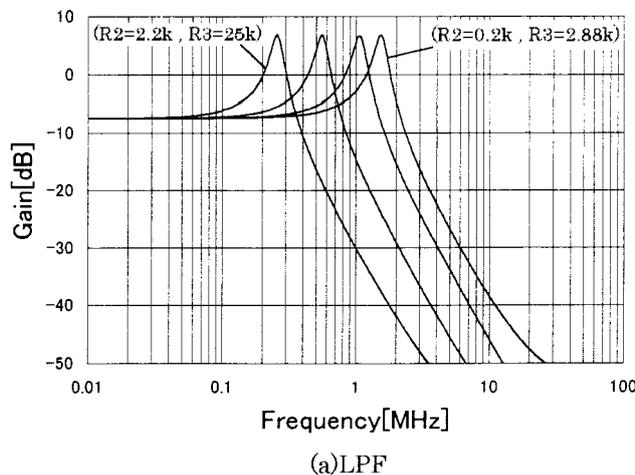


図 8 可変フィルタ特性

謝 辞

平素、有益なご指導、ご助言を頂く広島工業大学中村正孝教授に感謝する。

文 献

- [1] 池田, 富田: “カレントコンペアを用いたバイカッドフィルタの一構成”, 信学論 (C-II), J75-C-II, 9, pp. 467-474 (1992-9).
- [2] S.I. Liu and H.W. Tsao: “The single CC II Biquads with high-input impedance”, IEEE Trans. Circuits & Syst., CAS-38, 4, pp. 456-461 (1991-4).
- [3] 堀田, 北島, 山本: “カレントコンペアを用いたバイカッドフィルタ”, 信学論 (C), II, 11, pp. 967-973 (1989-11).
- [4] 東村, 副井: “CCC II を用いた伝達関数の一構成法”, 信学技報, CAS96-48, (1996-09).
- [5] 北守 進: “CFAを用いたバイカッド伝達関数の実現”, 信学技報, CAS96-23, (1996-10).
- [6] C.M. Chang, C.S. Hwang and S.H. Tu: “Voltage-mode notch, lowpass and band pass filter using current-feedback amplifiers”, Electron. Lett., Vol. 30, 24, pp. 2022-2023 (Nov. 1994).
- [7] 重広, 大野: “トランジスタミューテータを用いた高周波バイカッド回路の一構成”, 広島工大研究紀要, Vol. 34, pp. 15-21, (2000-2).
- [8] 柳沢, 金光: “アクティブフィルタの設計”, 産報 (1974).