

# トランジスタミューテータを用いた高周波バイカッド回路の一構成

重 広 孝 則\*・大 野 貴 彦\*\*

(平成11年 9 月30日受理)

## A Realization of High-Frequency Biquadratic Circuit Using Transistor-Mutators

Takanori SHIGEHIRO, Takahiko OONO

(Received Sept. 30, 1999)

### Abstract

This paper describes the realization of an inductor using transistor mutators with differentiators which are suitable for operation in high frequency. The mutator is an active two-port linear network for transforming one type of nonlinear network element into another type. A proposed biquadratic filter realizes some kinds of second order transfer functions. The filter circuit is composed of differential mutators operating under the low power dissipation. Taking account of the imperfection of transistors, an analysis of the circuit at high frequency range and its discussion are performed. Next, the worst-cases sensitivity between integral mutators and differential mutators is estimated. It can be seen from the simulation results that good characteristics are obtained in high frequencies around several 10MHz. As a result, the availability of the proposed circuit is confirmed.

**Key words:** Biquadratic filter, Transistor mutator, Differentiator, Integrator, Worst-cases sensitivity, Active filter

## 1. ま え が き

近年、電子回路の小型化、集積化に伴いインダクタンスを IC 化可能な素子によりシミュレートする研究が盛んに行われている。シミュレーション法にはジャイレータ [1], GIC [2], ミューテータ [3-5], CCII を用いる方法 [6-11] などいろいろな手法が提案され、多くの論文が発表されている。この LC シミュレーション法は LC フィルタの低感度性や設計データがそのまま使用できることから優れた能動 RC フィルタの構成法である。

本論文ではミューテータを用いる方法に注目し、3 個のトランジスタを使用した基本回路を提案する。この基本回路は 6 端子対回路となっており、そのうち 2 端子対は任意の受動素子を接続、残り 4 端子対回路が 5 種出現する。そして、さらに 2 端子対に任意の素子をつなぎ、残り 2 端子対回路がミューテータとして動作する。

従って、多種のミューテータの実現とその応用が考えら

れるが、本論文では微分器を用いたミューテータを実現し、L-C ミューテータとして接地形インダクタンスを得ている [12]。そして、この接地形インダクタンスを 2 次高域 LC フィルタに応用し、出力端子をミューテータの他の端子にとることにより低域フィルタや帯域フィルタも構成できることを示している。さらに、トランジスタの不完全性による高い周波数での解析を行い、積分形 L-R ミューテータによる各種 2 次フィルタ関数との最悪素子感度、周波数特性の比較を行い、本回路の有効性を確認した。

## 2. トランジスタを用いたミューテータ

### 2.1 ミューテータ

ミューテータは任意の素子を他のタイプの素子に変換するための 2 端子対回路であり、インピーダンス変換作用を持っている。すなわち、ミューテータの出力端子に R を接続し入力側から見ると L となる L-R ミューテータ、C を接続して R となる C-R ミューテータ、その他、L-C ミュ

\* 広島工業大学工学部電子工学科

\*\* 広島工業大学大学院工学研究科電子工学専攻

ーテータ, D-R ミューテータなどがある。

図1に3個のトランジスタを用いたミューテータの基本構成を示す。この6端子対回路において、任意の2端子対にインピーダンスを接続して残り4端子対回路に縮退すると表1の5種類の回路が出現する。さらに、入・出力端子を任意に取り、他の2端子対には抵抗あるいはコンデンサを接続すると種々のミューテータが得られ、それをまとめたものが表2となる。但し、 $K, K_1, K_2$ は定数であり、 $s$ は複素周波数である。

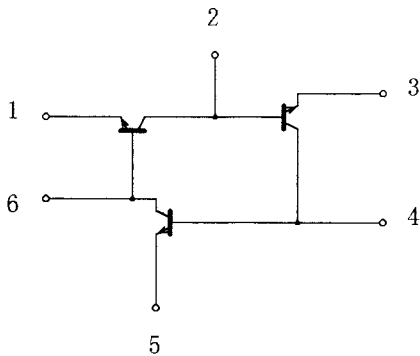


図-1 トランジスタミューテータの基本構成

2.2 基本回路

表2に示すタイプDのミューテータを4端子対回路で表現すると図2となる。トランジスタを理想モデルとして扱えば回路方程式は式(1)で与えられる。

$$\begin{bmatrix} E_5 \\ E_1 \\ I_6 \\ E_3 \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & Z_4 \\ 0 & 0 & 1 & 0 \\ -1 & 0 & 0 & 0 \\ 0 & Z_2 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_5 \\ I_1 \\ E_6 \\ I_3 \end{bmatrix} \quad (1)$$

そこで、端子1と3に $Z_1, Z_3$ をそれぞれ接続すると式(2)が得られる。

$$\begin{bmatrix} E_5 \\ I_5 \end{bmatrix} = \begin{bmatrix} Z_2 Z_4 / Z_1 Z_3 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} E_6 \\ I_6 \end{bmatrix} \quad (2)$$

さらに、端子6に $Z_2$ をつなぎ、各インピーダンスを

$$\left. \begin{aligned} Z_1 &= 1/sC_1, & Z_2 &= R_2 \\ Z_3 &= 1/sC_3, & Z_4 &= R_4 \\ Z_6 &= 1/sC_6 \end{aligned} \right\} \quad (3)$$

と置くと、

$$Z_m = s(C_3 C_4 R_2 R_4 / C_6) \equiv sL_e \quad (4)$$

が得られ、L-C ミューテータが得られる。

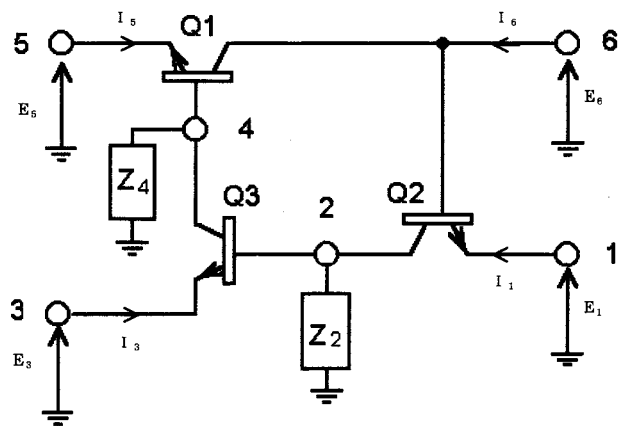


図-2 タイプDの4端子対回路

表-1 ミューテータの種類

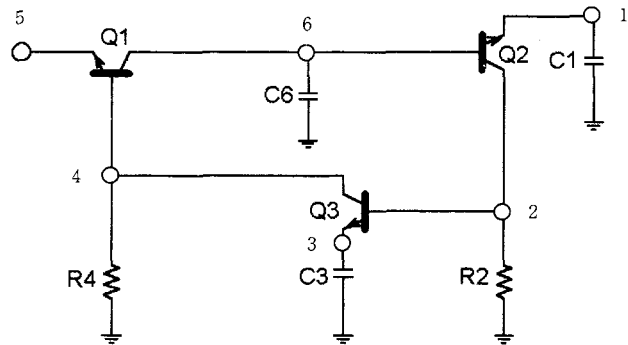
TYPE-A	TYPE-B	TYPE-C	TYPE-D	TYPE-E
CCT	CCT	CCT	CVT	VVT

表-2 ミューテータのF-行列

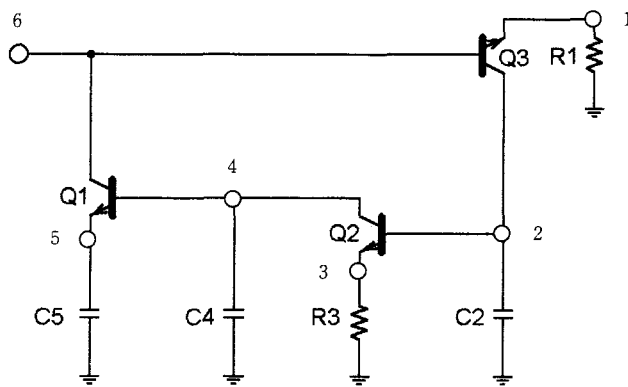
ミューテータ	TYPE-A	TYPE-B	TYPE-C	TYPE-D	TYPE-E
L-R	$\begin{pmatrix} sK & 0 \\ 0 & 1 \end{pmatrix}$	$\begin{pmatrix} 1 & 0 \\ 0 & K/s \end{pmatrix}$	$\begin{pmatrix} 0 & sK_1 \\ K_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 0 & sK_1 \\ K_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 1 & 0 \\ 0 & K/s \end{pmatrix}$
L-C	$\begin{pmatrix} 0 & K_1 \\ K_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 0 & K_1 \\ K_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 0 & sK_1 \\ sK_2 & 0 \end{pmatrix}$	$\begin{pmatrix} s^2K & 0 \\ 0 & 1 \end{pmatrix}$	$\begin{pmatrix} 0 & K_1 \\ K_2 & 0 \end{pmatrix}$
C-R	$\begin{pmatrix} K/s & 0 \\ 0 & 1 \end{pmatrix}$	$\begin{pmatrix} 1 & 0 \\ 0 & sK \end{pmatrix}$	$\begin{pmatrix} 0 & K_1 \\ sK_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 0 & K_1 \\ sK_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 1 & 0 \\ 0 & sK \end{pmatrix}$
D-R	$\begin{pmatrix} 0 & K_1/s \\ sK_2 & 0 \end{pmatrix}$	$\begin{pmatrix} 0 & K_1/s \\ sK_2 & 0 \end{pmatrix}$			$\begin{pmatrix} 0 & K_1/s^2 \\ K_2 & 0 \end{pmatrix}$

回路は図3(a)に示す微分形となる。

同様に、表2に示すタイプEのL-Rミューテータからも図3(b)に示す積分形L-Rミューテータが実現できる。



(a)微分形L-Cミューテータ



(b)積分形L-Rミューテータ

図-3 ミューテータの例

### 3. 2次LCフィルタ

図4に2次LC高域通過フィルタを示す。この回路の伝送関数は

$$\frac{V_H}{V_i} = \frac{s^2}{s^2 + s/CR_0 + 1/LC} \quad (5)$$

となる。

図4のインダクタンス部分を図3(a)の微分形L-Cミュー

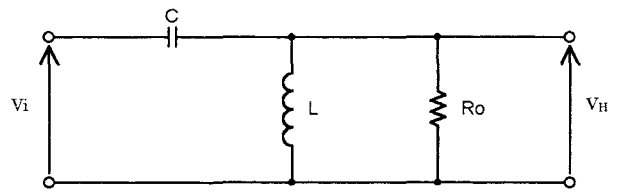


図-4 2次HPF回路

テータで置き換えると図5の回路となる。この回路はHPFのみでなく出力端子の取り方により各種2次フィルタ関数を実現できる。つまり、端子1を出力とするとLPF、端子3を出力に取るとBPFが得られる。なお、各伝送関数は次式となる。

◆HPF

$$\frac{V_H}{V_i} = \frac{s^2CC_1C_3R_2R_4/C_6}{s^2CC_1C_3R_2R_4/C_6 + sC_1C_3R_2R_4/C_6R_0 + 1} \quad (6)$$

◆LPF

$$\frac{V_L}{V_i} = \frac{C/C_6}{s^2CC_1C_3R_2R_4/C_6 + sC_1C_3R_2R_4/C_6R_0 + 1} \quad (7)$$

◆BPF

$$\frac{V_B}{V_i} = \frac{-sCC_1R_2/C_6}{s^2CC_1C_3R_2R_4/C_6 + sC_1C_3R_2R_4/C_6R_0 + 1} \quad (8)$$

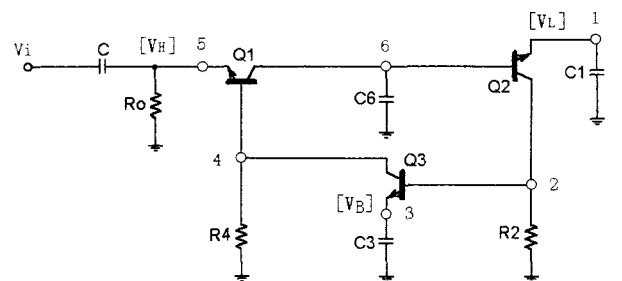


図-5 バイカッド回路

### 4. 実現回路

図5の回路に直流バイアス考慮した回路を図6に示す。図6において、Q4, Q5, Q6, Q8は定電流源として用

いている。トランジスタ $Q_7$ は不完全性要素による影響を軽減させるため回路に挿入している。また、 $Q_1$ は複合形とし、 $Q_4$ 、 $Q_5$ はダーリントン接続としている。回路に用いたコンデンサの理論値は $C_1=100$  [pF]、 $C_3=50$  [pF]、 $C_6=100$  [pF]である。

### 5. 回路解析

本章では、図6の具体的な実現回路において高い周波数でのトランジスタの不完全性要素による影響について検討する。ここではコレクタ容量 $C_c$ による影響について検討し、他の不完全性要素である電流増幅率 $a$ 、エミッタ抵抗 $r_e$ の影響は少なかったため省略している。なお、解析にあたっては分母、分子の微少項や実際的な数値例による近似可能な条件も考慮している。その一部の条件を式(9)に示す。但し、 $s=j\omega$ 、および $a$ 遮断角周波数を $\omega_a$ とする。

$$\left. \begin{aligned} a_{oi} &\approx 1, \omega \ll \omega_{ai} \\ 1 - a_i &\approx 1 - a_{oi} + s/\omega_{ai} \\ 1 &\gg \omega^2 C C_1 r_{e1} r_{e2}, C_6 R_0 \gg C_{c1} (R_1 + r_{B1}) \\ 1 &\gg \omega^1 C_3 C_{c1} C_{c3} C_{c7} R_2 R_4 r_{B1} r_{B3} \end{aligned} \right\} \quad (9)$$

#### 5.1 コレクタ容量の影響

図6の直流バイアス回路よりコレクタ容量 $C_c$ を考慮した等価回路を図7に示す。ここでHPF、LPF、BPFの伝

送関数を求めると次式となる。

#### ◆HPF

$$\frac{V_H}{V_i} = \frac{B_3 \cdot s^3 + B_2 \cdot s^2 + B_1 \cdot s}{A_3 \cdot s^3 + A_2 \cdot s^2 + A_1 \cdot s + 1} \quad (10)$$

但し、

$$\left. \begin{aligned} A_3 &= C^2 C_3 C_{c1} C_{c3} R_1 (R_2 + r_{B3}) r_{B1} / C_6 \\ &\quad + C^2 C_{c1} C_{c3} C_{c7} R_2 (R_1 r_{B1} + R_4 r_{B3} + r_{B1} r_{B3}) / C_6 \\ &\quad + C_3 C_{c3} C_{c7} R_2 R_4 r_{B3} \\ A_2 &= (C - C_{c1}) C_1 C_3 R_2 R_4 / C_6 + C_3 C_{c3} R_1 (R_2 + r_{B3}) \\ A_1 &= |C_1 C_3 R_2 R_4 + C^2 C_{c1} R_0 (R_1 + r_{B1})| / C_6 R_0 \\ &\quad + C_{c3} (R_2 + r_{B3}) + C_{c3} R_4 + C_{c7} R_2 \\ B_3 &= C C_3 C_{c1} C_{c3} R_4 (R_2 + r_{B3}) r_{B1} / C_6 \\ &\quad + C C_{c1} C_{c3} C_{c7} R_2 \{(r_{B1} + r_{B3}) R_4 + r_{B1} r_{B3}\} / C_6 \\ B_2 &= C C_1 C_3 R_2 R_4 / C_6 \\ B_1 &= C C_{c1} (R_1 + r_{B1}) / C_6 \end{aligned} \right\} \quad (11)$$

ここで、 $C_1'$ 、 $C_3'$ 、 $C_6'$ 、 $C^2$ は

$$\left. \begin{aligned} C_1' &= C_1 - C_{c2}, C^2 = C + C_6 + C_{c2} \\ C_3' &= C_3 - C_{c3} \\ C_6' &= C_6 + C_{c1} + C_{c2} \end{aligned} \right\} \quad (12)$$

とおいている。

#### ◆LPF

$$\frac{V_L}{V_i} = \frac{B'_3 \cdot s^3 + B'_2 \cdot s^2 + B'_1 \cdot s + B'_0}{A_3 \cdot s^3 + A_2 \cdot s^2 + A_1 \cdot s + 1} \quad (13)$$

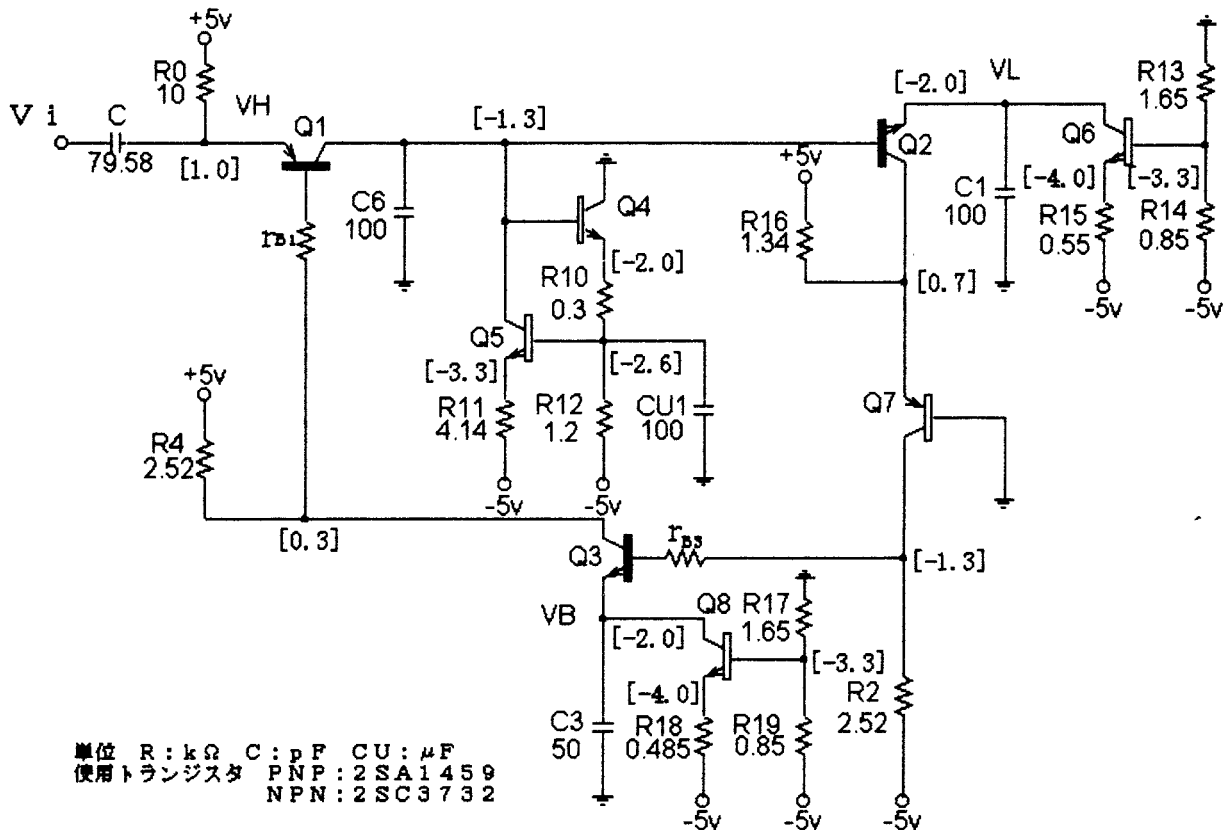


図-6 直流バイアス回路

$$\begin{aligned}
 B'_3 &= CC_{C1}C_{C3}C_3R_4(R_2+r_{B3})r_{B1}/C'_6 \\
 &+ CC_{C1}C_{C3}C_{C7}R_2\{R_4(r_{B1}+r_{B3})+r_{B1}r_{B3}\}/C'_6 \\
 &+ CC_3C_3C_7R_2R_4r_{B3}/C'_6 \\
 B'_2 &= CC_{C1}C_{C3}\{(R_2+r_{B3})R_1+R_2r_{B1}+R_4r_{B1}\}/C'_6 \\
 &+ CC_{C7}R_2\{C_{C1}(R_4+r_{B1})+C_{C3}(R_4+r_{B3})\}/C'_6 \\
 &+ CC_3C_3R_4(R_2+r_{B3})/C'_6 \\
 B'_1 &= C\{C_{C1}(R_4+r_{B1})+C_{C3}(R_2+r_{B3})\}/C'_6 \\
 &+ C(C_{C3}R_1+C_{C7}R_2)/C'_6 \\
 B'_0 &= C/C'_6
 \end{aligned} \tag{14}$$

◆BPF

$$\frac{V_B}{V_i} = \frac{B''_3 \cdot s^3 + B''_2 \cdot s^2 + B''_1 \cdot s}{A_3 \cdot s^3 + A_2 \cdot s^2 + A_1 \cdot s + 1} \tag{15}$$

$$\begin{aligned}
 B''_3 &= -CC_{C1}C_{C3}R_2R_4(C_1r_{B1}-C_{C7}r_{B3})/C'_6 \\
 B''_2 &= -CC_1R_2\{C_{C1}(R_4+r_{B1})+C_{C3}R_4\}/C'_6 \\
 &+ CC_{C1}C_{C3}R_4(R_2+r_{B3})/C'_6 \\
 B''_1 &= -CC_1R_2/C'_6
 \end{aligned} \tag{16}$$

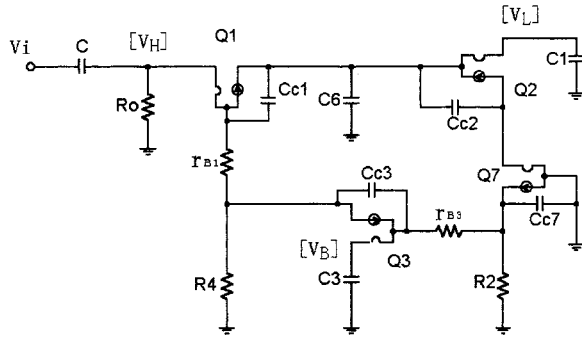


図-7 コレクタ容量を考慮した等価回路

式 (10) ~ 式 (16) よりコレクタ容量  $C_c$  およびベース抵抗が影響を与えている。図7において回路中のトランジスタがコレクタ接地、およびベース接地である場合、コレクタ容量は片側接地で与えられる。これらのコレクタ容量はHPF, LPF, BPFの構成容量と並列に挿入されており、式 (10) ~ 式 (16) で示される。従って、これらはコレクタ容量相当分を構成容量から差し引いて設計すればよいことがわかる。また、図5の回路は、 $Q_1$ ,  $Q_2$ ,  $Q_3$ の閉回路となり、バイアスが決めにくく、各トランジスタのコレクタ容量を考慮した場合、ループを作り発振しやすい回路となっている。よって、 $Q_2$ と $Q_3$ の間にベース接地のトランジスタ $Q_7$ を挿入することでバイアスの調整が容易になるとともに $Q_2$ ,  $Q_7$ のコレクタ容量を接地化してループを切ることで影響を軽減させている。また、その他のコレクタ容量については伝送関数への大きな影響はなかった。

## 6. 最悪素子感度、周波数特性

図6の回路からHPF, LPF, BPFのそれぞれについて最悪素子感度および周波数特性の検討を行った。

なお、図3(b)の積分形のミューテータとの比較も行っている。

### 6.1 最悪素子感度

最悪素子感度は各素子値の微小な変化が利得特性に及ぼす影響(素子感度)の絶対値総和をとったものであり次式によって与えられる。

$$\sum_{i=1}^n |S_X^{[T(j\omega)]}| \tag{17}$$

最悪素子感度として受動回路、トランジスタのコレクタ容量を考慮した回路における計算結果を示す。

#### I. 受動回路の最悪素子感度

図4より $|T(j\omega)|$ を求めると以下ようになる。

$$|T(j\omega)| = \frac{V_H}{V_i} = \frac{\omega^2 LCR_0}{\sqrt{(R_0 - \omega^2 LCR_0)^2 + (\omega L)^2}} \tag{18}$$

すなわち、最悪素子感度は次式で与えられる。

$$\sum |S_X^{[T(j\omega)]}| = |S_L^{[T(j\omega)]}| + |S_C^{[T(j\omega)]}| + |S_{R_0}^{[T(j\omega)]}| \tag{19}$$

式 (19) の計算結果を図8に示す。

#### II. コレクタ容量 $C_c$ を考慮した微分形ミューテータ

式 (10), (13), (15) の伝送関数から $|T(j\omega)|$ を求めると次式となる。

◆HPF

$$|T(j\omega)| = \left| \frac{V_H}{V_i} \right| = \frac{\sqrt{B^2 \cdot \omega^4 + \omega^2(B_1 - B_3 \cdot \omega^2)^2}}{\sqrt{(1 - A_2 \cdot \omega^2)^2 + \omega^2(A_1 - A_3 \cdot \omega^2)^2}} \tag{20}$$

◆LPF

$$|T(j\omega)| = \left| \frac{V_L}{V_i} \right| = \frac{\sqrt{(B'_0 - B'_2 \cdot \omega^2)^2 + \omega^2(B'_1 - B'_3 \cdot \omega^2)^2}}{\sqrt{(1 - A_2 \cdot \omega^2)^2 + \omega^2(A_1 - A_3 \cdot \omega^2)^2}} \tag{21}$$

◆BPF

$$|T(j\omega)| = \left| \frac{V_B}{V_i} \right| = \frac{\sqrt{B''_2 \cdot \omega^4 + \omega^2(B''_1 - B''_3 \cdot \omega^2)^2}}{\sqrt{(1 - A_2 \cdot \omega^2)^2 + \omega^2(A_1 - A_3 \cdot \omega^2)^2}} \tag{22}$$

式 (20) ~ 式 (22) より各フィルタの最悪素子感度を求め、総和を式 (23) で表わすとともに、その結果を図8に示す。

$$\begin{aligned}
 \sum |S_X^{[T(j\omega)]}| &= |S_C^{[T(j\omega)]}| + |S_{C_1}^{[T(j\omega)]}| + |S_{C_2}^{[T(j\omega)]}| + |S_{C_3}^{[T(j\omega)]}| + |S_{C_6}^{[T(j\omega)]}| \\
 &+ |S_{R_0}^{[T(j\omega)]}| + |S_{R_2}^{[T(j\omega)]}| + |S_{R_3}^{[T(j\omega)]}| + |S_{R_4}^{[T(j\omega)]}| \\
 &+ |S_{C_{C_1}}^{[T(j\omega)]}| + |S_{C_{C_2}}^{[T(j\omega)]}| + |S_{C_{C_3}}^{[T(j\omega)]}| + |S_{C_{C_7}}^{[T(j\omega)]}|
 \end{aligned} \tag{23}$$

積分形においても図3(b)に示す L-R ミューテータを用いて2次 HPF を構成し、最悪素子感度の計算方法に基づきコネクタ容量を考慮した最悪素子感度を求め、その計算結果を微分形とともに図8に示す。

図より、HPF は受動回路と比較し遮断周波数付近において微分形は2倍、積分形は5倍の値を示している。LPF, BPF においても微分形は遮断周波数付近において積分形に比べ 2/5 倍と低い素子感度であり、微分形は最悪素子感度において積分形より優れていることが判明した。

6.2 周波数特性

図9は $Q=5$ ,  $f_c=1$  [MHz] で設計した2次 HPF および

LPF, BPF のシミュレーション結果である。図よりかなり高い周波数まで計算値とほぼ一致した良好な特性が得られていることがわかる。積分形ミューテータによる同様のシミュレーションにおいてもほぼ近い結果が得られた。なおこの結果は不完全性を考慮したトランジスタを用い回路解析シミュレーション (P-SPICE Ver 8) で求めている。その PSPICE パラメータの主なものは 2SA1459 で $f_T=800$ MHz,  $B_f=101.5$ ,  $c_{jc}=2.65$ pF, 2SC3732で $f_T=500$ MHz,  $B_f=238.2$ ,  $c_{jc}=2.019$ pF となっている。

7. あ と が き

基本的にトランジスタを3個用いたミューテータ回路を

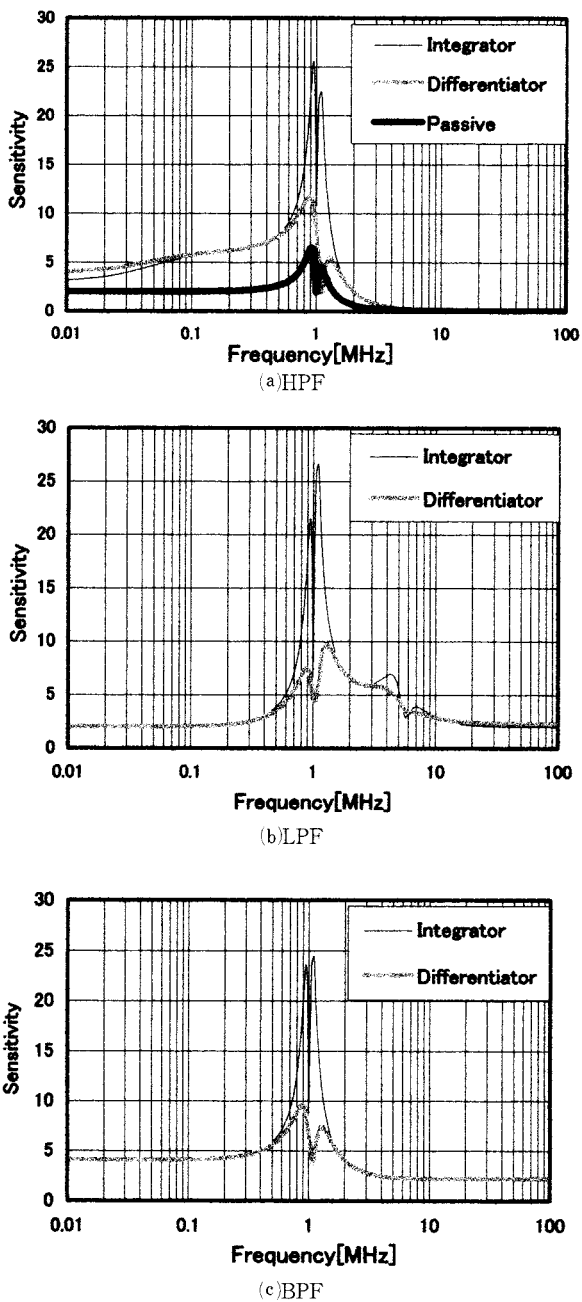


図-8 微分形、積分形のコネクタ容量を考慮した最悪素子感度

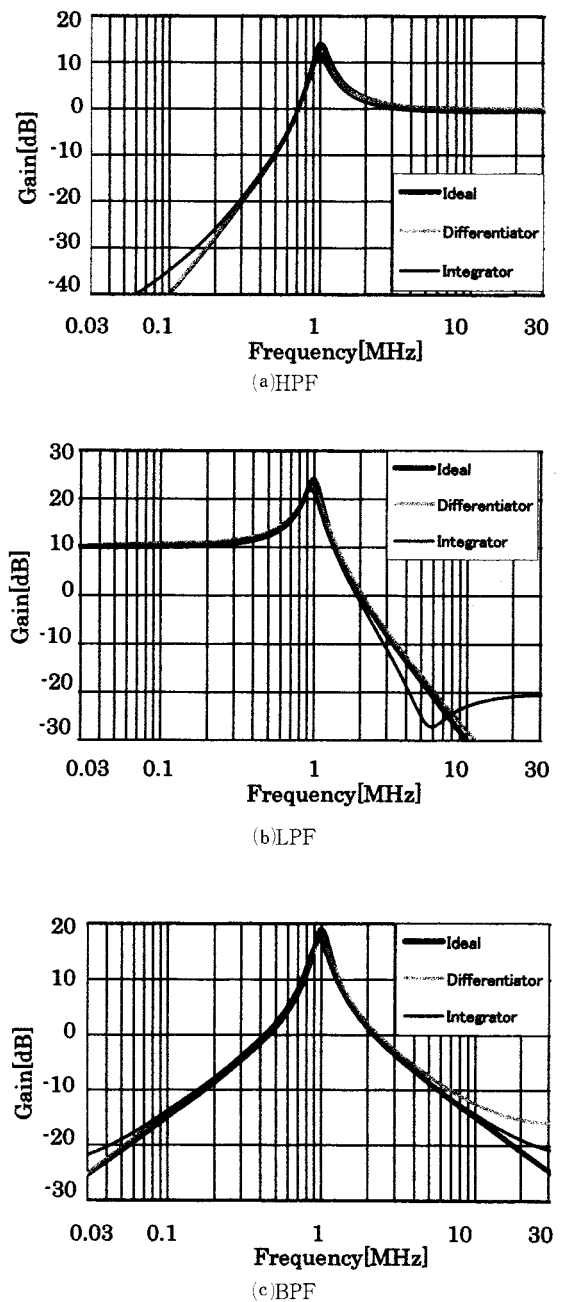


図-9 周波数特性

提案し、5つのタイプに分類できることを示した。そして、具体的には L-R, L-C, C-R, D-R ミューテータが構成できることを明らかにした。その中から、微分形 L-C ミューテータに注目し、接地インダクタンスを実現した。それを2次高域 LC フィルタに応用し、回路中の任意の端子を出力端子に取ることにより各種2次フィルタ関数が実現できることも示した。

回路の検討としては、トランジスタの不完全性による特性への影響について解析し、特に、高い周波数でのコレクタ容量の影響による軽減を考察した。さらに、積分形ミューテータを用いた回路と最悪素子感度を比較した結果、微分形ミューテータの方がかなり良い値が得られた。また、本回路は PSPICE による回路解析シミュレーションではおおよそ 20MHz まで良好な周波数特性を示した。今後の課題としては、(1) 回路中の容量数軽減 (2) ダイナミックレンジの検討 (3) 1 電源での実現などの検討が残されている。

#### 謝 辞

平素、有益な御指導、御助言を頂く広島工業大学中村正孝教授に感謝する。

#### 文 献

- [1] Beddoes, M. P. and Morin, K. R.: "Bibliography on Inductance Simulation Using Gyrator Methods", IEEE Trans.Circuit Theory, CT-14, pp.107-111 (March.1967).
- [2] 中村正孝, 重広孝則: "GIC による固体インダクタ", 信学論 (C), J63-C, 8, pp.553-560 (1980).
- [3] Chua, L. O.: "Synthesis of New Nonlinear Network Elements", Proc. IEEE, 56, 8, pp.1325-1340 (Aug. 1968).
- [4] Murata, T. and Rikoski, R. A.: "Mutator simulated floating inductors", Int. J. Electron., 39, 2, pp.229-232 (1975).
- [5] 丹野頼元, 牧野雅行: "ミューテータによるシミュレーション・リアクタンス回路の実現について", 信学論 (C), J65-C, 6, pp.460-466 (1982).
- [6] A. Sedra and K. C. Smith: "A second-generation current conveyors and its applications", IEEE Trans. Circuit Theory, CT-17, 2, pp.132-134 (Feb. 1970).
- [7] B. Wilson: "High-performance current conveyor implementation", Electron. Lett., 20, 24, pp.990-991 (Nov. 1984).
- [8] 堀田素志, 北島康彦, 山本外史: "カレントコンベアを用いたバイカッドフィルタ", 信学論 (C-II), J72-C-II, 11, pp.967-973 (1989).
- [9] S. i. liu and H. W. Tsao: "The single CCII biquads with high-input impedance", IEEE. Trans. Circuits & Syst., CAS-38, 4, pp.456-461 (1991).
- [10] 池田一二, 富田安志: "カレントコンベアを用いたバイカッドフィルタの一構成", 信学論 (C-II), J75-C-II, 9, pp.467-474 (1992).
- [11] 池田一二, 富田安志: "電流フォロワ付 CCII を用いた電流モードバイカッドフィルタの一構成", 信学論 (C), J76-C-II, 10, pp.621-628 (1993).
- [12] 丹野頼元, 渡辺正人, 磯崎慎吾: "微分器によるミューテータを用いたシミュレーションインダクタンス回路", 信学論 (C), J68-C, 12, pp.1109-1115 (1985).
- [13] 柳沢健, 金光磐: "アクティブフィルタの設計", 産報 (1974).
- [14] 中村正孝, 沖根光夫: "ジャイレータとロテータの関係について", 信学論 (A), J58-A, 4, pp.230-231 (1975).
- [15] A. M. Soliman: "Generalized immittance inverters and their realizations", Int. J. Electron., 41, 1, pp.59-64 (1976).
- [16] A. M. Soliman: "Realizations of ideal FDNC and FDNR elements using new types of mutators", Int. J. Electron., 44, 3, pp.317-323 (1978).